

Plateforme conception

Matériel

Stations

Quatre stations Sun Blade 2500, dédiées en priorité au travail à distance du laboratoire TIMA ont été mises en place l'an dernier. Trois autres de ce genre sont venues plus récemment enrichir le parc de stations puissantes. D'autre part, douze stations Sun Blade 150 ont été mises en service dans le cadre du renouvellement du parc existant.

Microordinateurs de type PC

Un PC Dell Optiplex GX620 sous Linux Debian Etch remplace depuis la rentrée la machine <chagoya-pc> dans le rôle de passerelle de connexion <ssh> pour les laboratoires TIMA et LIS Viallet.

Réseau

Trois réseaux Wi-Fi différents <MinatecAP>, <MinaGuest> et <Inter-U> sont en service. Pour le premier il faut être un utilisateur déclaré mais pour les deux autres, l'identificateur et mot de passe Agalan suffisent.

Un réseau virtuel privé pour des accès de l'extérieur sécurisés est opérationnel pour des utilisateurs déclarés.

Logiciels

Adobe Acrobat

La version 7.0.1 du célèbre lecteur de fichiers « pdf » est opérationnelle. L'ancienne version 5.0.5 est pour l'instant maintenue.

Agilent ADS

Les versions 2.35 (2005) et 2.36 (2006) de ce logiciel orienté à la conception de systèmes à hyperfréquences sont maintenant intégrées au parc logiciel du CIME Nanotech et fonctionnent aussi bien sur PC Windows à la plateforme HOG que sur Solaris 9.

Altera Quartus

La version 5.0 reste la version courante de ce logiciel intégré, en parallèle avec la plus ancienne version 2.2. La version 6.0 pourra être mise en service sur demande.

Ansys

La version 11.0 de ce logiciel pour la conception de microsystèmes est à présent en service. Les plus anciennes versions 9.0, 8.0 et 5.7 ne sont plus supportées. À noter que cette nouvelle version 11.0 ne fonctionne que sur les stations Sun Blade 2500 (hostnames : cime25xx).

Cadence ANLS

La version 6.2 de cet outil de la famille « Voltage Storm » pour l'analyse des rails d'alimentation est disponible et pourra être installée sur demande.

Cadence Assura

La nouvelle version 3.1.6 de ce logiciel de vérification géométrique, électrique et topologique a été reçue en deux sub-versions différentes, l'une fonctionnant sur le format de la base de données CDB qui a été utilisé jusqu'à présent et donc, compatible avec les outils IC 5.1.41, l'autre, sur le format de la nouvelle base de données Cadence OA (Open Access) pour compatibilité avec les outils IC 6.1.0.

Elles seront mises en service toutes les deux prochainement, en parallèle avec la version 3.1.5 mais les anciennes versions 3.1.4, 3.1.2 et 3.0.6 ne seront plus maintenues en ligne.

Cadence CCD

La version 7.1 de ce logiciel de la famille « Conformal » permettant de détecter de faux chemins et de vérifier l'auto-cohérence (self consistency) dans des contraintes de « timing » est maintenant disponible et pourra être mise en service sur demande.

Cadence Conformal

La version 7.1 de cet outil de vérification d'équivalences logiques qui peut être utilisée aussi bien entre le niveau RTL et le niveau portes que de niveau portes au niveau portes, a été reçue et peut être mise en service sur demande.

Cadence EMGR

La version 2.0.3 de ce logiciel qui permet de gérer l'avancement de la vérification, par rapport à un plan pré-établi, de systèmes numériques complexes est disponible et peut être mise en service sur demande.

Cadence ET

La version 6.2 de cet outil <Encounter Test> fournissant des fonctionnalités intéressantes pour la gestion du test numérique telles que l'insertion de structures de test ou la génération automatique de vecteurs de test remplace désormais l'ancienne version 3.1 et pourra être mise en service sur demande.

Cadence ETS

La version 6.2_1 de cet outil <Encounter Timing Systems Tools>, particulièrement adapté pour la conception de gros systèmes numériques, fournit des solutions pour l'analyse de délais au niveau porte logique, l'intégrité de signal et de signature au niveau de la puce toute entière a été reçue et pourra être mise en service sur demande.

Cadence EXT

La version .6.2.1 de cet outil de la famille <Fire & Ice> pour l'extraction de parasites est maintenant disponible et pourra être installée à la demande.

Cadence IC

La version 5.1.41 de cet environnement intégré pour le développement de circuits intégrés, fonctionnant avec le format de la base de données CDB est opérationnelle en parallèle avec la version.6.1.0 qui fournit les fonctionnalités équivalentes pour le nouveau format de base de données Cadence OA (Open Access). Les anciennes versions 5.0.33 et 4.4.6 ne seront plus maintenues.

Cadence IC Craftsman

La version 11.2.41_5 de cet outil de routage customisé est disponible et sera mise en service à la place de l'ancienne version 11.2.41_0.

Cadence Incisive Formal Verifier (IFV)

La version 6.1 de cette plateforme de vérification formelle incluant la possibilité de vérifier statiquement des règles comportementales pour des circuits numériques, a été reçue et pourra être mise en service sur demande. Elle remplace désormais les anciennes versions 5.5 et 5.7.

Cadence IP Verification

Vérification IP pour un certain nombre de buses et de protocoles de communication (AMBA-AHB, AMBA-AXI, Ethernet, PCI, PCI Express, USB), à être utilisés avec les outils de vérification automatique de Specman, sont disponibles et pourront être mis en service sur demande.

Cadence IPCM

La version 6.1.1 de ce flot de la famille « Incisive » implémentant la méthodologie de vérification <Plan to Closure> pour des circuits logiques est maintenant disponible et pourra être mise en service sur demande.

Cadence IUS Platform

La version 6.11 de cette plateforme de simulation comportant la gamme de produits XL (Verilog-XL, Verifault-XL), la gamme de produits NC (Ncsim, NCvhdl, NCverilog, NC-SystemC) ainsi que VHDL-AMS et Verilog-AMS, a été reçue et sera prochainement mise en service en remplacement des versions 5.7 et 5.5. Les anciennes versions LDV 5.0 et 3.4.1 sont pour l'instant maintenues. Cette nouvelle version fournit également des outils d'analyse tels que « HDL style », « Code Coverage » et « Dynamic Assertion-Based Verification ».

Cadence Mmsim

La version 6.2 de Spectre pour des simulations analogiques / RF et UltraSim pour des simulations performantes d'un circuit tout entier au niveau transistor fournissant en outre des outils pour l'analyse de fiabilité et la conception de composants passifs sera bientôt mise en service, en parallèle avec l'ancienne version 6.0.1.

Cadence Neockt

La version 3.4 de ce logiciel pour le re-dimensionnement et l'optimisation de composants pouvant être utilisée en conjonction avec l'environnement de Conception Analogique du « Design Framework II » a été reçue et pourra être mise en service sur demande

Cadence RF SIP

Cette plateforme de développement inclut une fonctionnalité de base pour l'analyse EM des interconnexions et la possibilité d'interfacer, pour des analyses plus avancées à des fréquences plus élevées, avec des outils spécialisés tels qu'Agilent ADS.

Cadence Silicon Ensemble

La version 5.4.12 de cet outil de placement routage est en service en parallèle avec la version 5.4.0. L'ancienne version 5.3 n'est plus supportée.

Cadence SoC Encounter

La version 6.2_2 de cet outil de « back end » submicronique permettant des implémentations hiérarchiques sur de gros circuits a été reçue et sera prochainement mise en service en parallèle avec la version 5.2.3. Les anciennes versions 4.1.5, 3.3.3 et 3.1.1 ne sont plus supportées. Cette nouvelle version inclut aussi « RTL Compiler », l'outil de synthèse de Cadence.

Cadence SPM

La version 6.1.1 de l'outil de vérification <Specman Elite> incluant la possibilité de générer aléatoirement des bancs de test, remplace désormais l'ancienne version 5.0.3 et pourra être mise en service sur demande.

Cadence SPB

La version 15.7 de cette plateforme pour la conception PCB et le « packaging » est maintenant disponible et pourra être installée sur demande.

Cadence SPR

La version 5.0 d'ambit, l'ancien outil de synthèse de Cadence est en service mais à terme seulement « RTL Compiler » sera maintenu.

Cadence TSI

La version 6.1_4 de cet outil pour l'analyse d'intégrité du signal, le calcul de délais et la caractérisation de bibliothèques remplace désormais la version 5.2.2 et pourra être mise en service sur demande.
Note : Avec les outils IUS 6.1.1 CONFRML 7.1 et SOC6.2 le support pour la conception, la vérification et l'implémentation dans le flot de Conception « Low Power » de Cadence est une première.

Celoxica Agility Compiler

La version 1.3 de cet outil de synthèse de haut niveau à partir d'une description en langage C ou en SystemC a été mise en service sur plateforme Linux dans la salle OCAE en parallèle avec la version 1.2. La plus ancienne version 1.1 n'est plus accessible.

Coventor

La version 2006 de ce logiciel pour la conception de micro systèmes est en ligne sur plateforme Linux. Les anciennes versions 2005 et 2004.1 ne sont plus maintenues. On rappelle qu'à partir de la version 2006, le logiciel Coventor n'est plus supporté sur plateforme Solaris.

Cudd

La version 2.4.1 de ce programme écrit en C pour la manipulation de diagrammes de décision et supportant BDD (binary decision diagrams) et ADD (algebraic decision diagrams) est en ligne.

Ddcal

La version 0.6 de ce calculateur BDD qui permet la génération automatique de diagrammes de décision à partir d'une expression booléenne est opérationnelle.

Dolphin Smash

La version 5.8 de ce simulateur mixte analogique numérique vient d'être mise en service à la place de l'ancienne version 5.6.

GNU autoconf

La version 2.60 de cet utilitaire du GNU servant à produire des scripts « shell » qui configurent automatiquement le code source d'un logiciel pour l'adapter à plusieurs systèmes est en ligne.

GNU automake

La version 1.10 de cet utilitaire du GNU servant à générer des « makefiles » portables qui peuvent être utilisés par la commande « make » pour compiler des programmes est opérationnelle.

GNU bison

La version 2.3 de ce générateur de « parsers » est en ligne.

GNU flex

La version 2.5.4a de cet analyseur lexical, utilisée couramment en conjonction avec bison est également en service.

GNU gprof

La version 2.17 de cet utilitaire du GNU pour l'optimisation du code est opérationnelle.

GNU make

La version 3.8.1 de l'utilitaire « make » du GNU est opérationnelle.

GNU plot

La version 4.0.0 de cet outil de traçage de graphiques a été mise en service.

GNU sed

La version 4.1.5 de ce célèbre éditeur non interactif est opérationnelle.

IBM Focs

La version 2.0.3 de cet outil pour la génération de vérificateurs de propriétés a été mise en service en parallèle avec l'ancienne version 1.0.5.

IBM Rule Base

La version 1.9 de cet outil de vérification formelle est en service en parallèle avec l'ancienne version SE 1.24.

Image Magick

La version 6.3.0 de ce logiciel pour la visualisation d'images ou de résultats de simulations est opérationnelle.

Java JDK

La version 1.4.2_05 de la célèbre plateforme de développement en java est désormais disponible en parallèle avec l'ancienne version 1.2.2.

Latex

La version TeTeX de ce célèbre logiciel pour le traitement de texte est opérationnelle.

M4

La version 4.1.4_9 de cette macro processeur pour le langage C est en service.

MatLab

La version 2007a de ces logiciels d'aide à la conception et à la simulation des systèmes est en service en parallèle avec l'ancienne version 2006a. À noter que cette nouvelle version 2007a n'est plus supportée sur Solaris 9.

Mentor Graphics 0-in

La version 2.5d de cette bibliothèque d'assertions permettant d'améliorer sensiblement la productivité de la vérification basée sur les assertions est déjà en ligne.

Mentor Graphics AdvanceMS

La version 2007.1 de ces outils de développement pour VHDL analogique est en service en parallèle avec la version 2005.3. Les anciennes versions 2005.2_2, 2005.2, 2005.1, 2004.3, 2004.2, 2003.3b, 1.7.1 et 1.5.1 ne seront plus supportées.

Mentor Graphics Advance VCB

La version 1.3c de cet outil pour la caractérisation de cellules analogiques a été reçue et pourra être mise en service sur demande.

Mentor Graphics Board Process Libraries

La version 2004 sp2 de ces bibliothèques est en service à la place de l'ancienne version 2002.

Mentor Graphics BridgePoint

La version 1.4.2 de cet environnement avancé pour le développement d'applications embarquées est disponible et pourra être installée sur demande.

Mentor Graphics Calibre

La version 2007.2.34 de ces célèbres outils de vérification a été reçue et sera bientôt opérationnelle en parallèle avec les anciennes versions 2006.1.19.20, 2005.3.12, 2005.3.6.10, 2005.1.8.15. Les plus anciennes versions 2004.3.9, 2004.2.5.19, 2004.1.6, 2003.5.8, 2002.5.16 et 9.3.2 ne seront plus maintenues.

Mentor Graphics Design for test

La version 2007.2 de ces outils d'aide au test des circuits sera prochainement mise en service en remplacement des anciennes versions 2005.4 et 2004.5. La plus ancienne version 2001 sera encore supportée cette année.

Mentor Graphics Expedition Flow

La version 2006 de ce nouveau flot de conception pour des systèmes PCB remplace désormais la version 2005 et peut être mise en service sur demande.

Mentor Graphics FPGA Advantage

La version 7.1 de cet environnement complet pour la conception de FPGA complexe est à présent disponible à la place de l'ancienne version 6.3. Elle comporte la version 2005a.69 de « Precision Synthesis », l'outil de synthèse nouvelle génération pour les FPGAs.

Mentor Graphics HDL Designer

La version 2006.1 de cet outil permettant la création, la gestion et l'analyse du code source HDL dans un environnement standard est disponible sur plateforme x86 que ce soit du Linux ou du Windows et peut être mise en service sur demande.

Mentor Graphics Integrated System Design

La version 2004 de cet outil complet de conception via saisie de schéma ou HDL a été reçue et sera bientôt mise en service.

Mentor Graphics Formal Pro

Les versions 2005.2 et 2004.4 de cet outil de vérification complète d'équivalences est disponible et pourra être mise en service sur demande. Pour l'instant, l'ancienne version 2004.4 reste opérationnelle.

Mentor Graphics Idea IC

La version 2006.2b de ce « framework » pour la conception de circuits intégrés avec des améliorations intéressantes dans sa partie « layout » a été reçue et sera prochainement mise en service en remplacement de la version 2006.0. Les anciennes versions 2002 et C4 sont pour l'instant maintenues.

Mentor Graphics Leonardo

La version 2007a de cet outil de synthèse a été reçue et sera mise en service prochainement en parallèle avec les versions 2006, 2005.1 et 2003. Les plus anciennes versions 2000 et 2002 ne sont plus supportées.

Mentor Graphics ModelSim

La version 6.3e de cet outil de simulation VHDL / Verilog / SystemC a été reçue et sera mise en service prochainement en parallèle avec les versions 6.2e, 6.0a et 5.7c. Les plus anciennes 5.8, 5.7a, 5.5e, 5.2e, 5.2b ne seront plus supportées.

Mentor Graphics PADS

La version 2005 de cet outil de conception PCB est disponible et peut être mise en service sur demande.

Mentor Graphics Perspecta

La version 3.2.2 de cet outil fournissant un environnement de développement au niveau transactionnel et incluant de possibilités au niveau système qui représentent une valeur ajoutée aux environnements classiques de simulation System C est disponible et pourra être installée à la demande. Elle est supportée uniquement sur plateforme x86, Linux ou Windows.

Mentor Graphics Precision Synthesis

La version 2006a3 de ce nouvel outil de synthèse spécifique aux FPGAs a été reçue et remplacera à terme la version précédente 2005a.69.

Mentor Graphics Questa SV / AFV

La version 6.3a de cet environnement de vérification supportant des possibilités de vérification avancée telles que ABV (Assertion-Based Verification), TBA (TestBench Automation) et CDV (Coverage-Driven Verification) est disponible et sera prochainement installée.

Mentor Graphics Seamless FPGA

La version 5.4_2007.1 de cette plateforme de co-vérification matériel / logiciel a été reçue et pourra être installée à la demande.

Mentor Graphics System Vision Pro

La version 5.0, disponible uniquement sur plateforme Windows, de ce nouvel outil de modélisation et de simulation de systèmes destinée essentiellement aux sous-systèmes mécatroniques remplace l'ancienne version 4.2 et peut être mise en service sur demande.

Mentor Graphics Time-it

La version 1.2_1.0 de cet outil indépendant pour le calcul des délais au niveau post-layout est disponible et pourra être installée sur demande.

Midnight Commander

La version 4.6.0 de cet utilitaire de gestion de fichiers et répertoires est en service.

Mozilla Firefox

La version 2.0.0.8 du célèbre navigateur a été mise en service. Il est recommandé de l'utiliser à la place de la version 1.7.13 de l'application intégrée Mozilla.

Mozilla Thunderbird

La version 2.0.0.6 du non moins célèbre gestionnaire de courrier électronique est également en service.

OpenOffice

La version 2.0.3 de cette suite bureautique complète pour systèmes d'exploitation Unix / Linux est en service en parallèle avec l'ancienne version 1.1.2.

Openssh et Openssl

Les versions 4.3.p2 et 0.9.8b de ces programmes servant à l'établissement de connexions sécurisées ont été mises en service en remplacement des anciennes versions 2.9.p2 et 0.9.7d respectivement.

Python

La version 2.4.3 de ce langage de programmation orienté objet est opérationnelle.

Silvaco

La version 2007 de ces outils de simulation technologique est désormais en service en parallèle avec la version 2005. Les anciennes versions 2004, 2002 et 2000 ne sont plus supportées.

SoftMems memsexplorer

La version 4.0 de ce logiciel spécifique à la conception de microsystèmes a été mise en service.

Synopsys Astro

La version 2008 de cet outil de placement et routage pour les systèmes submicroniques remplace maintenant les anciennes versions 2005.09-SP3 et 2004.6-SP1 et sera mise en service prochainement.

Synopsys Astro-Rail

La version 2005.09-SP3 de cet outil pour l'analyse et la vérification de l'intégrité des signaux d'alimentation a été reçue et remplace désormais l'ancienne version 2004.6-SP1. Il s'agit de la dernière version de cet outil car il a été remplacé par PrimeRail.

Synopsys Astro X-Talk

La version 2008 de cet outil pour l'analyse de la diaphonie (crosstalk) a été reçue et peut être mise en service sur demande.

Synopsys Cadabra

La version 2007 de cet intéressant outil pour la génération automatique du « layout » de cellules standard à partir d'une « netlist » spice est maintenant disponible et pourra être mise en service sur demande.

Synopsys CosmosScope

La version 2007 de cet outil d'affichage et d'analyse des résultats de simulation a été reçue et sera prochainement mise en service à la place des versions précédentes 2006.06 et 2004.06.

Synopsys CosmosSE

La version 2007 de cet outil de saisie de schéma est disponible et peut être mise en service sur demande.

Synopsys Design Compiler FPGA

La version 2005.09 de cet outil de synthèse VHDL spécifique aux FPGAs n'est plus disponible de même que la version 2003.09-SP1 de FPGA Compiler II qui n'est plus supporté. Ce produit est définitivement abandonné.

Synopsys Design Compiler Ultra

La version 2007 de cet outil de synthèse logique et topologique du RTL à la netlist a été reçue et sera prochainement installée en remplacement de la version 2006.06 du « Design Compiler ».

Synopsys Design Vision

La version 2007 de cette interface graphique du « Design Compiler » qui remplace l'ancienne interface graphique « Design Analyzer » est maintenant disponible et sera prochainement mise en service en parallèle avec la version 2005.09_sp3. L'ancienne version 2004.06.SP1 ne sera plus disponible.

Synopsys DFT, DFT Max et BSD Compiler

La version 2007 de ces outils orientés test est disponible et sera prochainement installée.

Synopsys DesignWare VIP SmartModel Library

La version 2007 de ces bibliothèques de modèles « DesignWare » remplace maintenant l'ancienne version 2005.09 et pourra être mise en ligne sur demande.

Synopsys ESPCV

La version 2007 de cet outil de vérification formelle au niveau transistor pour des blocs numériques « full custom » a été reçue et peut être installée sur demande.

Synopsys Formality et Formality ESP

La version 2007 de cet outil de vérification formelle a été reçue et sera mise en service en remplacement des anciennes versions 2005.09, 2004.06-SP1 et 2003.06. L'extension ESP permet la vérification formelle des blocs numériques « full custom ».

Synopsys IC Compiler

La version 2008 de cet outil pour l'implémentation physique de « process » à petite géométrie est maintenant disponible et pourra être mise en service sur demande.

Synopsys Hercules

La version 2008 de cet outil de vérification physique a été reçue et sera prochainement mise en service à la place des anciennes versions 2004.12-SP3, 2003.12-SP3.

Synopsys HSIM

La version 2007 de cet outil de simulation rapide et d'analyse au niveau transistor pour le « chip » tout entier a été reçue et peut être installée sur demande.

Synopsys Hspice et Hspice RF

La version 2007 de cet outil de simulation électrique des circuits comportant maintenant une interface graphique a été reçue et sera prochainement mise en service à la place des anciennes versions 2006.03-SP, 2003.03-SP1 et 2004.03. À noter que l'extension RF est également disponible.

Synopsys Jupiter XT

La version 2008 de cet outil de « floorplanning » hiérarchique est maintenant disponible et sera mise en service à la place de l'ancienne version 2004.6-SP1.

Synopsys Iddq test

La version 2004.06-SP1 de cet outil pour la modélisation de fautes <iddq> reste la version courante.

Synopsys Leda

La version 2007 de cet outil pour la conception et vérification de code HDL a été reçue et remplace maintenant les anciennes versions 4.2.0 et 4.0.4. Elle pourra être mise en service sur demande.

Synopsys Liberty NCX

La version 2007 de cet outil de caractérisation pour les cellules standard est maintenant disponible et peut être mise en service sur demande.

Synopsys Magellan

La version 2007 de cet outil de vérification hybride dynamique / formelle pour du code RTL est maintenant disponible et pourra être mise en service sur demande.

Synopsys NanoSim

La version 2007 de cet outil pour la simulation précise et efficace des circuits submicroniques au niveau transistor a été reçue et sera mise en service en remplacement des anciennes versions 2006.06, 2003.12, 2004.06 et version 2001.06.

Synopsys NanoChar

La version 2007 de cet outil de caractérisation de bibliothèques des cellules standard a été reçue et peut être installée à la demande.

Synopsys NanoTime

La version 2007 de cet outil pour l'analyse statique de « timing » au niveau transistor est maintenant disponible et peut être installée sur demande.

Synopsys PathMill

La version 2007 de cet outil d'analyse de « timing » statique au niveau transistor pour les circuits submicroniques a été reçue et sera mise en service en remplacement des anciennes versions 2006.06 et 2003.12.

Synopsys Physical Compiler

La version 2007 de cet outil de synthèse physique sera bientôt mise en service.

Synopsys Pioneer NTB

La version 2007 de cet outil d'interface « testbench » pour System Verilog a été reçue et peut être mise en service sur demande.

Synopsys Power Compiler

La version 2007 de cet outil permettant l'optimisation de la consommation a été reçue et sera bientôt mise en service.

Synopsys Prime Power

La version 2006.06 de ces outils d'analyse dynamique de consommation pour des puces entières pouvant travailler au niveau porte logique a été reçue et pourra être mise en service sur demande. L'ancienne version 2004.06 n'est plus disponible. À noter qu'à partir de 2007, l'outil PrimePower est remplacé par l'outil PrimeTime PX.

Synopsys PrimeRail

La version 2008 de cet outil pour les analyses statique et dynamique de consommation, ainsi que de signature pouvant agir au niveau de la puce toute entière est disponible et pourra être mise en service sur demande.

Synopsys PrimeTime PX

La version 2007 de cet outil d'analyse de la consommation au niveau portes logiques pour le « chip » complet est disponible et sera prochainement installée.

Synopsys PrimeTime et Primetime SI

La version 2007 de ces outils pour l'analyse statique de « timing » et d'intégrité du signal respectivement a été reçue et sera mise en service prochainement à la place des anciennes versions 2006.06 et 2004.06.

Synopsys Saber

La version 2007 de cet outil de simulation mixte, multi technologique, indépendante du langage, supportant différentes analyses et permettant de faire du VHDL-AMS a été reçue et pourra être mise en service sur demande. Les anciennes versions 2006.06 et 2004.06 ne sont plus supportées. A noter que cette nouvelle version est enrichie d'une saisie de schéma, d'une bibliothèque de composants et d'un post processeur graphique.

Synopsys StarRCXT

La version 2008 de cet outil d'extraction pour les circuits submicroniques pouvant agir au niveau de la puce toute entière a été reçue et sera mise en service prochainement à la place des anciennes versions 2006.03, 2004.06-SP1.

Synopsys System Studio

La version 2007 de cet environnement pour la création, l'analyse et la simulation au niveau système a été reçue ainsi que le « DesignWare » spécifique aux bibliothèques SystemC et remplacera prochainement les anciennes versions 2006.03-SP1 et 2004.09 qui ne seront plus accessibles.

Synopsys TetraMax

La version 2007 de cet outil pour la génération automatique des vecteurs de test supportant les tests ATPG et IDDQ a été reçue et sera mise en service à la place des anciennes versions 2006.06 et 2004.06.

Synopsys VCS MX

La version 2007 de ce simulateur VHDL, Verilog, System Verilog et System C remplace désormais la version 2005.06-SP2 et sera prochainement mise en service. La plus ancienne version 7.1.2 n'est plus supportée.

Synopsys Vera

La version 2007 de cet outil pour la vérification et l'automatisation du « testbench » remplace maintenant la version 2005.12 et sera prochainement mise en service. La plus ancienne version 6.3.0 ne sera plus accessible.

Tcl / Tk

La version 8.5a4 de ce langage bien connu pour la construction aisée d'interfaces graphiques est en service.

Xemacs

La version 21.1.13 de cet éditeur de texte a été mise en service en parallèle avec l'ancienne version 20.4.0 qui est accessible sous le nom <xemacs_old>.

Xilinx ISE

La version 9.1i de cet environnement intégré pour la conception de FPGAs a été reçue et sera mise en service prochainement, en parallèle avec la version 8.2i, 7.1i et 6.3i. Cette dernière est gardée pour des raisons de compatibilité avec l'EDK. Elle est disponible sur les trois plateformes « solaris », « linux » et « Windows ».

Xilinx EDK

La version 9.1i de ce kit de développement pour systèmes enfouis à base du Power PC 405 et du MicroBlaze a été reçue et peut être mise en ligne sur demande, en parallèle avec les anciennes versions 8.2i, 6.3i et 7.1i sur les trois plateformes « solaris », « linux » et « Windows ».

Xilinx Jbits

La version 2.6 de cet outil de développement qui permet au concepteur de générer des « bit streams » pour les FPGA Xilinx à partir de java est en service.

Xspim

La version 7.3 de ce simulateur du processeur MIPS est en ligne.

Xyalis

La version 6.11.15 du logiciel multi plateformes <GTViewer> pour la visualisation de 2D ou 3D de circuits en format gds a été mise en service.

Design Kits

AMS – ADS

La version 3.50 du design kit d'Austrian Microsystems pour Agilent ADS a été mise en service.

AMS - Cadence

La version 3.70 pour Cadence IC 5.1.41 est toujours la version courante de ce design kit. Les anciennes versions restent pour l'instant supportées.

AMS – Mentor Graphics

La version 3.70 pour Mentor Graphics IC studio 2006 a été mise en service. Les anciennes versions 3.51 et 3.20 restent pour l'instant supportées.

DALSA – Cadence

La version 3.4 de ce DK pour la conception de MEMS est désormais en ligne.

ST – Cadence

La version 9.2.0 du Design Kit « hcm09gp » pour la conception de circuits « general purpose » en technologie 0,13um CMOS est en service. L'ancienne version 9.0.2 reste pour le moment supportée.

La version 4.0.1 du Design Kit « cmos090 » pour la conception de circuits en technologie 0,090um CMOS a été mise en service et se trouve accessible pour les utilisateurs autorisés.

La version 4.1 du Design Kit « cmos065 » pour la conception de circuits en technologie 0,065um CMOS a été mise en service et se trouve accessible pour les utilisateurs autorisés.

UMC 130nm

La version 0.0p1 du Design Kit « umc13mmrf » pour Cadence, permettant de concevoir des circuits numériques, mixtes ou RF est maintenant opérationnelle.

La version 0.0p1 du Design Kit « umc 130nm » pour Mentor Graphics, permettant la conception de circuits numériques, mixtes ou RF est disponible et sera prochainement mise en service.

Pour tous renseignements relatifs à la plateforme conception, merci de contacter Alexandre Chagoya, responsable du service (Alexandre.Chagoya@inpg.fr ou 04 56 52 94 20), ou Laurent Fesquet, responsable pédagogique (Laurent.Fesquet@imag.fr).